

# 南京理工大学

## 2020 年硕士学位研究生入学考试试题

科目代码: 874 科目名称: 微机原理与接口技术 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

### 一、填空题(每空 1 分, 共 30 分):

- 1、电子计算机由 (1)、(2)、(3)、(4) 和 (5) 组成。
- 2、从硬件角度而言, 采用硬件最少的数据传送方式是 (6)。
- 3、一个半导体存储器的芯片的引脚有 A13~A0、D3~D0、WE、CE、CS、Vcc、GND 等, 该芯片的存储容量是 (7), 用该芯片组成一个 64KB 的存储器, 需要 (8) 个独立的片选信号。
- 4、在微机系统中, 为了提高 CPU 系统数据总线的驱动能力, 可采用 (9)。
- 5、对 8255A 的 C 口执行按位置位/复位操作时, 写入的端口地址是 (10)。
- 6、执行指令 IRET 后弹出堆栈的寄存器先后顺序为 (11)、(12) 和 (13)。
- 7、对 I/O 端口的编址一般有 (14) 方式和 (15) 方式。PC 机采用的是 (16) 方式。
- 8、异步串行通信中, 收发双方必须保持 (17) 和 (18) 相同。
- 9、在 8086 宏汇编过程中不会产生指令码, 只用来指示汇编程序如何汇编的指令是 (19)。
- 10、执行“IN AL, DX”指令后, 进入 AL 寄存器的数据来自 (20)。
- 11、迄今为止电子计算机所共同遵循的工作原理是由 (21) 提出的。
- 12、8086CPU 从偶地址读写两个字节时, 需要 (22) 个总线周期, 从奇地址读取两个字节时, 需要 (23) 个总线周期。
- 13、条件转移指令 JNE 的成立条件是 (24)。
- 14、基本的输入/输出系统 BIOS, 存储在 (25) 存储介质中。
- 15、接口的基本功能是输入 (26) 和输出 (27)。
- 16、8086CPU 工作在总线请求方式时, 会让出 (28)、(29) 和 (30)。

### 二、简答题(每题 5 分, 共 40 分):

- 1、设计存储器系统时, 存储器的片选控制方式由哪几种, 各有什么缺点?
- 2、8259A 中断控制器的功能是什么?
- 3、请指出下列各条指令的错误, 并改正。
  - (1) MOV AH, BX
  - (2) PUSH DL
  - (3) OUT 3FFH, AL
  - (4) POP [AX]
  - (5) MOV DS, ES
- 4、8086/8088CPU 中如何实现指令流水线?
- 5、简述 8086 CPU 中地址加法器的作用。
- 6、什么是 I/O 接口, 并简述 I/O 接口具备的功能。
- 7、8259 的 ISR 什么情况下某位置 1, 什么情况下复位? 如果 ISR=FFH, 说明什么?
- 8、简要说明子程序编写时要注意哪些问题?

### 三、编程(10 分)

在首地址为 DAT 的 1000 个带符号数的数组中, 统计其中负数和零的个数, 分别存入 MINUS 和 ZERO 单元中, 并求正数的和, 存入 SUM 开始的单元中, 试编写完整的汇编程序(包括数据段定义、返回 DOS 等)。

### 四、存储器扩展及接口(70 分)

1、一台 8 位微机系统(CPU 为 8088)需扩展内存 16K, 其中 ROM 为 4K, RAM 为 12K。ROM 选用 2K×8 位的 EPROM2716 芯片, RAM 选用 4K×8 位的 6232 芯片, 地址空间从 1000H 开始, 要求 RAM 在低地址, ROM 在高地址, 地址连续。请完成: (15 分)

- (1)两种芯片各需要几片(2 分);
- (2)给出地址译码表, 写出各芯片的地址范围(只用地址引脚 A0-A15)(4 分);
- (3)完成硬件连接图(芯片所有的引脚都要连接, 使用 3-8 译码器, 可增加其

它辅助器件) (9分)。

2、在上述系统中外接 8253, 8259A, 8255A 和 8251A 各一片, 要求 8253 的端口地址为 70H、71H、72H、73H, 8255A 的端口地址为 78H、79H、7AH、7BH, 8259A 的端口地址为 76H、77H, 8251A 的端口地址为 7EH、7FH。

(4)假设端口只使用地址引脚 A0-A7, 给出端口地址译码表(4分);

(5)完成 CPU 与各芯片的硬件连接(只要把 CPU 的引脚名写在芯片相应的引脚上即可)(12分)。

3、要求 8253 通道 0 每隔 0.8s 提供一个定时信号给 8259A 作为中断请求信号, 中断类型码为 46H。通道 2 产生的方波提供给 8251A 作为发送器和接收器的时钟信号(波特率因子为 64, 传输波特率为 960bps)。工作时钟频率为 2MHz。

(6)完成 8253 与 8259A、8251A 的硬件连接(4分);

(7)确定控制字和计数初值, 完成 8253 初始化程序(6分)。

4、通过 8255A 的 A 口和 B 口分别与 8 个开关和 8 个发光二极管连接, 利用 8253 通道 0 产生的定时中断使发光二极管根据开关的状态变化, 开关闭合的位置对应的发光二极管点亮, 要求 8259A 作为中断控制器, 中断源以脉冲方式引入系统, 采用中断自动结束方式, 非缓冲方式, 要求在中断服务程序中完成发光二极管亮灭的切换, 试完成:

(8)补充完整 8255A 与开关和发光二极管的硬件设计(4分);

(9)编写 8259A 的初始化程序和中断向量的设置(10分);

(10)完成 8255A 的初始化(3分);

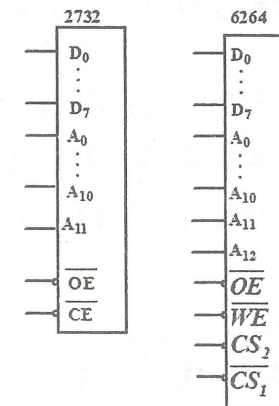
(11)完成中断服务子程序的编写(4分)。

5、要求 8251 工作在半双工异步方式、7 个数据位/字符、偶校验、2 个停止位、波特率因子为 64, 传输波特率为 960 波特, 要求发送 BUFF 开始的 200 个字节数据。

(12)完成这片 8251 的初始化及发送程序(8分)。

## 辅助材料

### 一. 存储器芯片资料



### 二. 译码器芯片 74LS138 规格: 3-8 译码器:

G <sub>1</sub>	G <sub>2A</sub>	G <sub>2B</sub>	C	B	A	输出特性
1	0	0	0	0	0	Y <sub>0</sub> =0, 其余全为 1
1	0	0	0	0	1	Y <sub>1</sub> =0, 其余全为 1
1	0	0	...	...	...	.....
1	0	0	1	1	1	Y <sub>7</sub> =0, 其余全为 1

### 三. 8088/8086 微机系统常用接口芯片控制及状态字

#### 1. Intel 8259A

(1) ICW<sub>1</sub> 写入 8259A 偶地址端口

ICW<sub>1</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
x	x	x	1	LTIM	x	SNGL	IC <sub>4</sub>

D<sub>7</sub>~D<sub>5</sub>: 在 8086/8088 系统中不用, 可随意设置;

D<sub>4</sub>: 恒定为 1, 为 ICW<sub>1</sub> 的特征位;

D<sub>3</sub>: LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式; LTIM=0, 为边沿触发方式;

D<sub>2</sub>: ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D<sub>1</sub>: SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D<sub>0</sub>: IC<sub>4</sub> 位, IC<sub>4</sub>=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW<sub>4</sub>; 若 ICW<sub>4</sub> 的各位都为 0, 则不需设置 ICW<sub>4</sub>。

(2) ICW<sub>2</sub> 写入 8259A 奇地址端口

ICW<sub>2</sub> 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码, 高 5 位由用户自由设置。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
T <sub>7</sub>	T <sub>6</sub>	T <sub>5</sub>	T <sub>4</sub>	T <sub>3</sub>	x	x	x

(3) ICW<sub>3</sub> 写入 8259A 奇地址端口

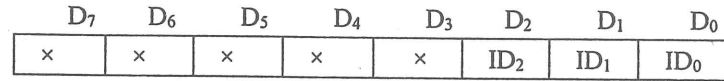
ICW<sub>3</sub> 用于 8259A 的级联方式

对主片来讲, 如果 IR<sub>i</sub> 接有从片, 则其 ICW<sub>3</sub> 中相应的位置 1; 否则, 其 ICW<sub>3</sub> 中相应的位置 0。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
IR <sub>7</sub>	IR <sub>6</sub>	IR <sub>5</sub>	IR <sub>4</sub>	IR <sub>3</sub>	IR <sub>2</sub>	IR <sub>1</sub>	IR <sub>0</sub>

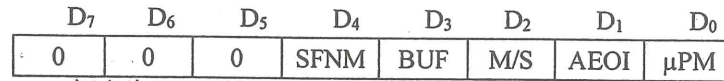
对从片来讲, D<sub>7</sub>~D<sub>3</sub> 不用, 可以随意设置, D<sub>2</sub>~D<sub>0</sub> 为该从片中断请求输出信号所接主

8259A 芯片。中断输入引脚 IR<sub>i</sub> 中，i 的编码。



(4) ICW<sub>4</sub> 写入 8259A 奇地址端口

ICW<sub>4</sub> 的格式如下:



D<sub>7</sub>~D<sub>5</sub>: 恒定为 000, 是 ICW<sub>4</sub> 的特征位;

D<sub>4</sub>: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D<sub>3</sub>: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

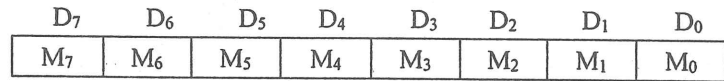
D<sub>2</sub>: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D<sub>1</sub>: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D<sub>0</sub>: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

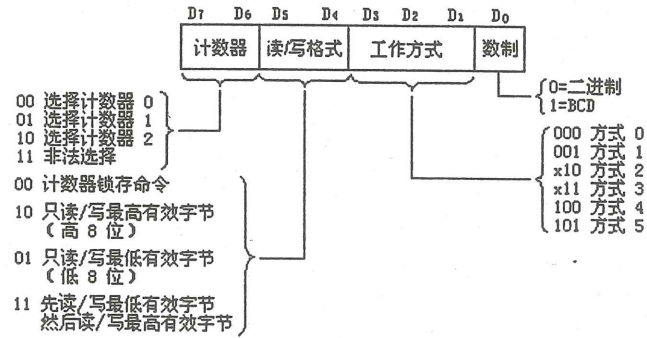
(5) OCW<sub>1</sub> 写入 8259A 奇地址端口

若使 8259A 的 IR<sub>i</sub> 中断请求呈屏蔽状态; 则置 OCW<sub>1</sub> 中的第 i 位=1, 否则, 置 OCW<sub>1</sub> 中的第 i 位=0, OCW<sub>1</sub> 的格式如下:



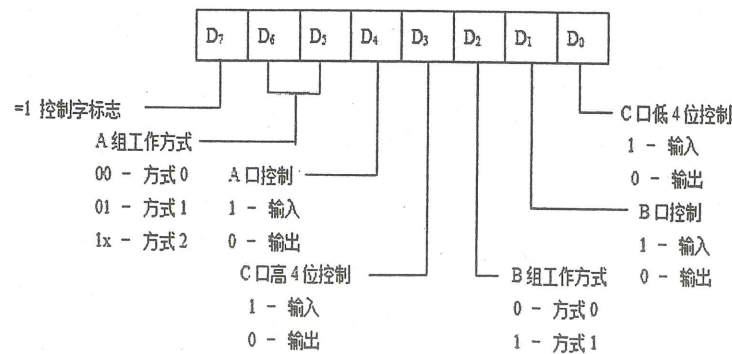
## 2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

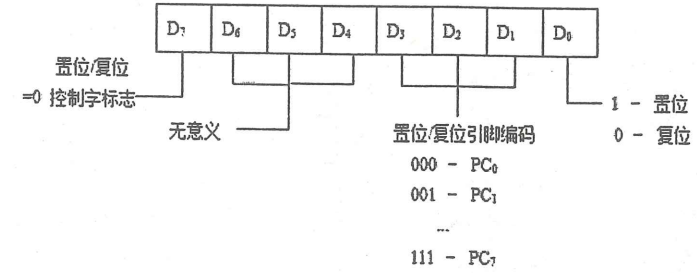


## 3. Intel 8255A

(1) 8255A 的命令控制字写入 8255 的控制字寄存器

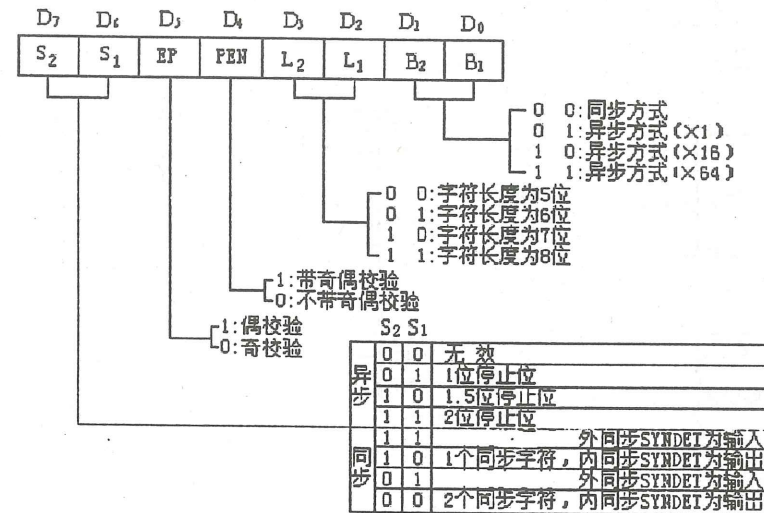


(2) 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

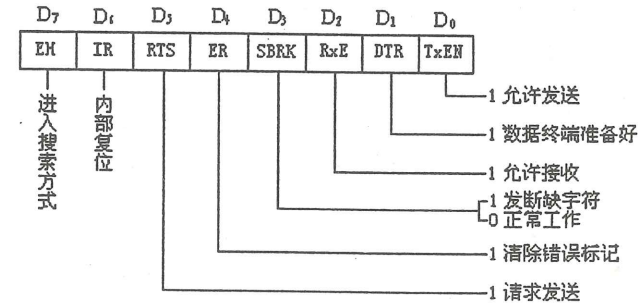


## 4. Intel 8251

(1) 方式控制字, 写入 8251 的奇地址端口, 格式如下:



(2) 控制命令字, 写入 8251 的奇地址端口, 格式如下:



(3) 工作状态字, 从 8251 的奇地址端口读入, 格式如下:

