

# 南京理工大学

## 2018 年硕士学位研究生入学考试试题

科目代码: 874 科目名称: 微机原理与接口技术 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

### 一、填空题(每空 2 分, 共 30 分)

- 1、任何一个逻辑地址均由段基址和偏移地址两部分组成, 当进行取指令操作时, 段基址由\_\_\_\_\_提供, 偏移地址由\_\_\_\_\_提供。
- 2、在 8086 系统中, 如果要读/写从奇地址开始的一个字, 需\_\_\_\_\_个总线周期。
- 3、除法指令 DIV 的格式中, 只有一个源操作数。若其类型属性为字节, 则被除数在\_\_\_\_\_中; 若其类型属性为字, 则被除数在\_\_\_\_\_中。
- 4、8086CPU 中, 堆栈指令是\_\_\_\_\_位数据传送指令。
- 5、在使用 8086 间接输入/输出指令时, 必须在执行该指令之前将相应的端口地址送入寄存器\_\_\_\_\_中。
- 6、从产生中断的方法来分, 8086 的中断可分为硬件中断和软件中断两大类, 其中硬件中断又可分为两类: \_\_\_\_\_、\_\_\_\_\_, 它们分别通过\_\_\_\_\_、\_\_\_\_\_这两个引脚引入。
- 7、在 8086 系统中, 当 CPU 响应外部中断请求转向中断处理程序前, 应将\_\_\_\_\_的内容依次压入堆栈。
- 8、CPU 和外设之间的数据传送方式有\_\_\_\_\_、\_\_\_\_\_和\_\_\_\_\_。

### 二、选择题(每题 2 分, 共 20 分)

- 1、下列四条指令中, 有( )指令需要使用 DX 寄存器。  
MUL BX; DIV BL; IN AX, 20H; OUT 20H, AL  
A) 1 条 B) 2 条 C) 3 条 D) 4 条
- 2、一条指令执行完后, CS=1000H, IP=1052H, 则下一条指令的地址为( )。  
A) 11054H B) 11052H C) 01052H D) 10520H
- 3、条件转移指令 JE 的测试条件是( )。  
A) ZF=1 B) CF=0 C) ZF=0 D) CF=1
- 4、8086CPU 的内部结构由( )组成。  
A) ALU, EU, BIU B) ALU, BIU, 地址加法器

C) 寄存器组, ALU D) EU, BIU

- 5、8086/8088 的中断向量表是( )。  
A) 存放类型号 B) 存放中断处理程序入口地址参数  
C) 是中断处理程序入口 D) 中断处理程序的返回地址
- 6、采用级联方式使用 2 片 8259 中断控制器, 可使它的硬中断源最多扩大到( )。  
A) 64 个 B) 32 个 C) 16 个 D) 15 个
- 7、假设 V1 和 V2 是用 DW 定义的变量, 下列指令中正确的是( )。  
A) MOV V1, 20H B) MOV V1, V2  
C) MOV AL, V1 D) MOV 2000H, V2
- 8、当 8253 可编程定时/计数器工作在方式 0 时, 控制信号 GATE 变为低电平后, 对计数器的影响是( )。  
A) 结束本次循环计数, 等待下一次计数的开始  
B) 暂时停止现行计数工作  
C) 不影响本次计数, 即计数器的计数工作不受该信号的影响  
D) 终止本次计数过程, 立即开始新的计数循环
- 9、8086/8088 标志寄存器中的控制标志位有( )个。  
A) 3 B) 4 C) 5 D) 6
- 10、下列部件中, 直接通过总线与 CPU 相连的是( )。  
A) 键盘 B) 磁盘驱动器 C) 内存 D) 显示器

### 三、简答题(共 30 分)

- 1、为什么 DMA 方式的传输速率比中断方式更高? (6 分)
- 2、动态 RAM 为何要刷新? 如何刷新? (4 分)
- 3、比较软件和可编程定时/计数器用于定时的特点。(4 分)
- 4、如果有几个中断源同时申请中断, 系统怎么办? CPU 在进入中断响应周期后, 要做哪几件事? (5 分)
- 5、判断下列指令的对错; 若有错, 简述原因, 若为对, 请指出源操作数的寻址方式。(5 分)  
(1) MOV AX, [BX][BP] (2) MOV [1000H], [SI]  
(3) MOV AX, [BX+DI] (4) MOV AL, 0200H  
(5) MOV AX, [2000H]
- 6、试述 8086 中  $\overline{BHE}$  与  $A_0$  组合如何选择数据? (3 分)
- 7、什么是 Cache? 其在微机系统中有何作用? (3 分)

#### 四、编程(10分)

试编写完整的汇编程序(包括数据段定义、返回 DOS 等), 求出首地址为 ARRAY 的 100 个无符号字数组的和和平均数, 分别存入 SUM 和 AVE 单元中。

#### 五、存储器扩展及接口(60分)

1、(14分)一台 8 位微机系统(CPU 为 8088)需扩展内存 20K, 其中 ROM 为 16K, RAM 为 4K。ROM 选用 4K×8 位的 EPROM2732 芯片, RAM 选用 2K×8 位的 6216 芯片, 地址空间从 1000H 开始, 要求 ROM 在低地址, RAM 在高地址, 地址连续。请完成:

- (1)给出地址译码表, 写出各芯片的地址范围;(只用地址引脚 A<sub>0</sub>-A<sub>15</sub>) (4分)
- (2)完成硬件连接图(存储器所有的引脚都要连, 使用 3-8 译码器译码, 可增加其它辅助器件)。(10分)

2、(14分)某系统中 CPU 为 8088, 外接 8253, 8259A, 8255A 和 8251A 各一片, 要求 8253 的端口地址为 A0H、A1H、A2H、A3H, 8255A 的端口地址为 A4H、A5H、A6H、A7H, 8259A 的端口地址为 A8H、A9H, 8251A 的端口地址为 AAH、ABH。

- (1)假设端口只使用地址引脚 A<sub>0</sub>-A<sub>7</sub>, 给出端口地址译码表。(2分)
- (2)完成 CPU 与各芯片的硬件连接(只要把 CPU 的引脚名写在芯片相应的引脚上即可); (12分)

3、(10分)要求 8253 通道 0 每隔 40ms 提供一个定时信号给 8259A 作为中断请求信号, 中断类型码为 93H。通道 2 产生的方波提供给 8251A 作为发送器和接收器的时钟信号。工作时钟频率为 1MHz。

- (3)完成 8253 与 8259A、8251A 的硬件连接;(4分)
- (4)确定控制字和计数初值, 完成 8253 初始化程序。(6分)

4、(15分)通过 8255A 的 A 口与 8 个开关相连, B 口与 8 个发光二极管连接, 利用 8253 通道 0 产生的信号, 采用中断方式查询 A 口开关的状态, 开关闭合的使对应位置的发光二极管点亮, 要求 8259A 作为中断控制器, 中断源以脉冲方式引入系统, 采用中断自动结束方式, 非缓冲方式, 要求在中断服务程序中完成开关的检测及二极管点亮, 试完成:

- (5)补充完整 8255A 与开关和发光二极管之间的硬件设计;(2分)
- (6)编写 8259A 的初始化程序和中断向量的设置。(7分)
- (7)完成 8255A 的初始化;(2分)
- (8)完成中断服务子程序的编写。(4分)

5、(7分)要求 8251 工作在半双工异步方式、7 个数据位/字符、偶校验、2 个停

止位、波特率因子为 64, 传输波特率为 960 波特 bps(即 960 位/秒), 要求接收外设发来的 500 个字节数据存放在 BUFF 开始的数据区。

(9)完成这片 8251 的初始化及接收程序。(7分)

#### 附录(辅助材料)

##### 一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6216  
规格: 2K×8 地址引脚: A<sub>0</sub>-A<sub>10</sub>; 数据引脚: D<sub>7</sub>-D<sub>0</sub>;  
控制信号及对应的操作如下:

$\overline{CS}_1$	$\overline{OE}$	$\overline{WE}$	操作
0	0	1	读
0	1	0	写

2. EPROM 存储器芯片 Intel2732

规格: 4K×8 地址引脚: A<sub>0</sub>-A<sub>11</sub>; 数据引脚: O<sub>7</sub>-O<sub>0</sub>;  
控制信号及对应的操作如下:

$\overline{CE}$ (片选)	$\overline{OE}$	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

3-8 译码器真值表						
G <sub>1</sub>	$\overline{G}_{2A}$	$\overline{G}_{2B}$	C	B	A	输出特性
1	0	0	0	0	0	$\overline{Y}_0=0$ , 其余全为 1
1	0	0	0	0	1	$\overline{Y}_1=0$ , 其余全为 1
1	0	0	...	...	...	.....
1	0	0	1	1	1	$\overline{Y}_7=0$ , 其余全为 1

##### 二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1) ICW<sub>1</sub> 写入 8259A 偶地址端口 A<sub>0</sub>=0  
ICW<sub>1</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
×	×	×	1	LTIM	ADI	SNGL	IC <sub>4</sub>

D<sub>7</sub>-D<sub>5</sub>: 在 8086/8088 系统中不用, 可随意设置;

D<sub>4</sub>: 恒定为 1, 为 ICW<sub>1</sub> 的特征位;

D<sub>3</sub>: LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式; LTIM=0, 为边沿触发方式;

D<sub>2</sub>: ADI 位, 在 8086/8088 系统中不用, 可随意设置;



D<sub>1</sub>: SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0。

D<sub>0</sub>: IC<sub>4</sub> 位, IC<sub>4</sub>=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW<sub>4</sub>; 若 ICW<sub>4</sub> 的各位都为 0, 则不需设置 ICW<sub>4</sub>。

(2) ICW<sub>2</sub> 写入 8259A 奇地址端口 A<sub>0</sub>=1

ICW<sub>2</sub> 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码, 高 5 位由用户自由设置。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
					×	×	×

(3) ICW<sub>3</sub> 写入 8259A 奇地址端口 A<sub>0</sub>=1

ICW<sub>3</sub> 用于 8259A 的级联方式

对主片来讲, 如果 IR<sub>i</sub> 接有从片, 则其 ICW<sub>3</sub> 中相应的位置 1; 否则, 其 ICW<sub>3</sub> 中相应的位置 0。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
IR <sub>7</sub>	IR <sub>6</sub>	IR <sub>5</sub>	IR <sub>4</sub>	IR <sub>3</sub>	IR <sub>2</sub>	IR <sub>1</sub>	IR <sub>0</sub>

对从片来讲, D<sub>7</sub>~D<sub>3</sub> 不用, 可以随意设置, D<sub>2</sub>~D<sub>0</sub> 为该从片中断请求输出信号所接主 8259A 芯片中断输入引脚 IR<sub>i</sub> 中, i 的编码。

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
×	×	×	×	×	ID <sub>2</sub>	ID <sub>1</sub>	ID <sub>0</sub>

(4) ICW<sub>4</sub> 写入 8259A 奇地址端口 A<sub>0</sub>=1

ICW<sub>4</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	SFNM	BUF	M/S	AEOI	μPM

D<sub>7</sub>~D<sub>5</sub>: 恒定为 000, 是 ICW<sub>4</sub> 的特征位;

D<sub>4</sub>: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D<sub>3</sub>: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

D<sub>2</sub>: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D<sub>1</sub>: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D<sub>0</sub>: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

(5) OCW<sub>1</sub> 写入 8259A 奇地址端口 A<sub>0</sub>=1

若使 8259A 的 IR<sub>i</sub> 中断请求呈屏蔽状态; 则置 OCW<sub>1</sub> 中的第 i 位=1, 否则, 置 OCW<sub>1</sub> 中的第 i 位=0,

OCW<sub>1</sub> 的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
M <sub>7</sub>	M <sub>6</sub>	M <sub>5</sub>	M <sub>4</sub>	M <sub>3</sub>	M <sub>2</sub>	M <sub>1</sub>	M <sub>0</sub>

## 2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
SC <sub>1</sub>	SC <sub>0</sub>	RW <sub>1</sub>	RW <sub>2</sub>	M <sub>2</sub>	M <sub>1</sub>	M <sub>0</sub>	BCD

SC<sub>1</sub>~SC<sub>0</sub>: 通道选择位, 00: 选择通道 0; 01: 选择通道 1; 10: 选择通道 2; 11: 非法;  
 RW<sub>1</sub>~RW<sub>0</sub>: 读/写方式选择位, 00: 发锁存控制命令; 01: 只读/写低位字节; 10: 只读/写高位字节; 11: 依次读/写低位、高位字节;  
 M<sub>2</sub>~M<sub>0</sub>: 工作方式选择位, 000: 方式 0; 001: 方式 1; ×10: 方式 2; ×11: 方式 3; 100: 方式 4; 101: 方式 5;  
 BCD: 计数制选择位, BCD=1, 按十进制(BCD 码)计数; 否则, 按二进制计数。

## 3. Intel 8255A

(1) 8255A 的命令控制字写入 8255 的控制字寄存器

8255 命令控制字的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
1	A 组工作方式	A 口 I/O	PC <sub>7</sub> ~PC <sub>4</sub> I/O	B 组工作方式	B 口 I/O	PC <sub>3</sub> ~PC <sub>0</sub> I/O	

D<sub>7</sub>: 恒为 1, 8255A 命令控制字的特征位

D<sub>6</sub>~D<sub>5</sub>: A 组工作方式选择位, 00: 方式 0; 01: 方式 1; 1×: 方式 2;

D<sub>4</sub>: A 口 I/O 选择位, 0: 输出; 1: 输入;

D<sub>3</sub>: PC<sub>7</sub>~PC<sub>4</sub>I/O 选择位, 0: 输出; 1: 输入;

D<sub>2</sub>: B 组工作方式选择位, 0: 方式 0; 1: 方式 1;

D<sub>1</sub>: B 口 I/O 选择位, 0: 输出; 1: 输入;

D<sub>0</sub>: PC<sub>3</sub>~PC<sub>0</sub>I/O 选择位, 0: 输出; 1: 输入;

(2) 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

8255 的端口 C 置位/复位命令控制字的格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	×	×	×	C 口相应位的编码			置位/复位选择

D<sub>7</sub>: 恒为 0, 8255A 的端口 C 置位/复位命令控制字的特征位;

D<sub>6</sub>~D<sub>4</sub>: 未用, 可以随意设置;

D<sub>3</sub>~D<sub>1</sub>: C 端口中需要置位/复位的位编码;

D<sub>0</sub>: 置位/复位选择位, D<sub>0</sub>=1: 置位; D<sub>0</sub>=0: 复位。

## 4. Intel 8251

(1) 方式控制字, 写入 8251 的奇地址端口, 格式如下:

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
S <sub>2</sub>	S <sub>1</sub>	EP	PEN	L <sub>2</sub>	L <sub>1</sub>	B <sub>2</sub>	B <sub>1</sub>

D<sub>7</sub>~D<sub>6</sub>: 异步通信方式下, 用来设置停止位的个数, 00: 无效; 01: 1 位; 10: 1.5 位; 11: 2 位; 同步通信方式下, D<sub>6</sub> 用来设置内、外同步方式, D<sub>6</sub>=0 设置内同步, D<sub>6</sub>=1 设置外同步;

D<sub>7</sub> 位用来确定同步字符的个数, D<sub>7</sub>=1 设置单同步字符; D<sub>7</sub>=0 设置双同步字符;

D<sub>5</sub>: 奇/偶校验选择位, D<sub>5</sub>=1, 选择偶校验; D<sub>5</sub>=0, 选择奇校验;

D<sub>4</sub>: 奇/偶校验允许位, D<sub>4</sub>=1, 允许设置奇/偶校验位; D<sub>4</sub>=0, 不允许设置奇/偶校验位;

D<sub>3</sub>~D<sub>2</sub>: 用以确定所传送数据字符的位数, 00: 5 位; 01: 6 位; 10: 7 位; 11: 8 位

D<sub>1</sub>~D<sub>0</sub>: 用以确定发送与接收数据的速率

00: 用于同步传送;  
 01: 用于异步传送, 波特率系数为 1;  
 10: 用于异步传送, 波特率系数为 16;  
 11: 用于异步传送, 波特率系数为 64。

(2) 控制命令字，写入 8251 的奇地址端口，格式如下：

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
EH	IR	RTS	ER	SBRK	RxE	DTR	TxE

- D<sub>7</sub>: EH 位, EH=1 用以启动搜索同步字符;
- D<sub>6</sub>: IR 位, IR=1 迫使 8251 内部复位;
- D<sub>5</sub>: RTS 位, RTS=1 使 8251 从相应引脚输出有效信号;
- D<sub>4</sub>: ER 位, ER=1 使所有错误标志复位;
- D<sub>3</sub>: SBRK 位, SBRK=1 迫使 8251 发中止符;
- D<sub>2</sub>: RxE 位, RxE=1 允许接收;
- D<sub>1</sub>: DTR 位, DTR=1 数据终端准备好;
- D<sub>0</sub>: TxE 位, 允许发送。

(3) 工作状态字，从 8251 的奇地址端口读入，格式如下：

D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
DSR	SYNDET	FE	OE	PE	TxE	RxRDY	TxRDY

- D<sub>7</sub>: DSR 位, 若 8251 的  $\overline{DSR}$  引脚输入有效信号, 则该位被置 1;
- D<sub>6</sub>: SYNDET 位, 若 8251 的 SYNDET 引脚为高电平, 则该位被置 1;
- D<sub>5</sub>: FE 位, 若在数据接收过程中, 出现了帧错误, 则该位被置 1;
- D<sub>4</sub>: OE 位, 若在数据接收过程中, 出现了溢出错误, 则该位被置 1;
- D<sub>3</sub>: PE 位, 若在数据接收过程中, 出现了奇偶校验错误, 则该位被置 1;
- D<sub>2</sub>: TxE 位, 若 8251 的 TxE 引脚为高电平, 则该位被置 1;
- D<sub>1</sub>: RxRDY, 若 8251 的 RxRDY 引脚为高电平, 则该位置 1;
- D<sub>0</sub>: TxRDY, 若 8251 的数据发送缓冲器空, 则该位被置 1;

芯片引脚图如下所示：

