

2018 年硕士学位研究生入学考试试题

科目代码: 823 科目名称: 电子技术基础 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本题试卷或草稿纸上均无效; ③本试卷须随答题纸一起装入试题袋中交回!

一、(共 25 分)

1. 电路如图 1(a) 所示, 已知  $D_1$ 、 $D_2$  为理想二极管,  $u_i$  是有效值为 5V、初始相位角为  $0^\circ$  的正弦波信号, 请画出电流  $i_{D2}$  和电压  $u_o$  在  $0 \leq \omega t \leq 2\pi$  范围内的波形图。
2. 电路如图 1(b) 所示, 已知  $u_s$  是有效值为 100mV、初始相位角为  $0^\circ$  的正弦波信号,  $u_i$  的有效值为 98.26 mV, 三极管的电流放大系数  $\beta=100$ , 求电路的输入电阻  $R_i$ 、输出电阻  $R_o$  以及输出电压  $u_o$  的有效值。

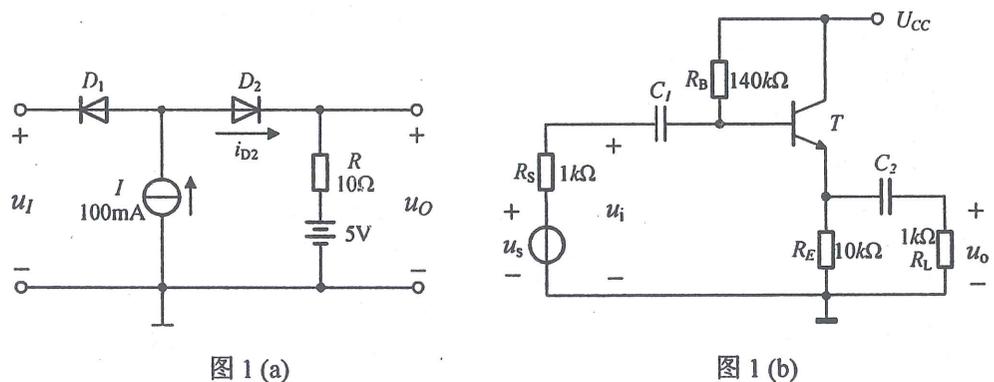


图 1(a)

图 1(b)

二、(共 25 分) 电路如图 2(a) 所示, 设各级电路的静态工作点合适, 所有 BJT 管的  $\beta_1$ 、 $\beta_2$ 、 $\beta_3$ 、 $\beta_4$  和  $r_{be1}$ 、 $r_{be2}$ 、 $r_{be3}$ 、 $r_{be4}$  为已知量, 且  $\beta_1=\beta_2$ 、 $r_{be1}=r_{be2}$ 。

1. 分别说出电路第二和第三级的组态;
2. 写出电路的差模输入电阻  $R_{id}$ 、输出电阻  $R_o$ 、差模电压增益  $A_{ud}$  的表达式;
3. 若要稳定电路输出电压, 需要引入何种类型的全局负反馈, 图 2(b) 的两个端点 A、B 应接入电路的何处?

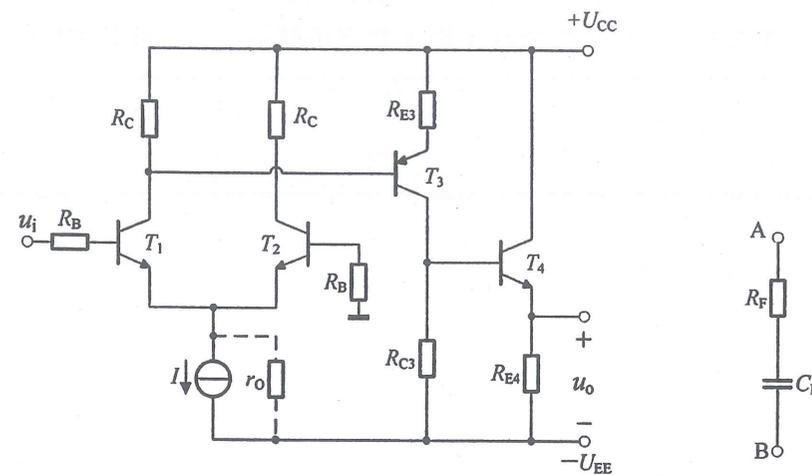


图 2(a)

图 2(b)

三、(共 25 分) 电路如图 3(a) 所示, 设集成运放  $A_1$ 、 $A_2$  为理想运放, 供电电源合适。

1. 试证明  $u_o$  正比于  $u_{i1}-u_{i2}$ , 并求出比例系数  $k$ ;
2. 将图 3(b) 中的电位计接入电路, 使得比例系数  $k$  可调节, 画出完整电路图, 并推导  $u_o$  和  $u_{i1}-u_{i2}$  的关系式;
3. 若  $u_{i1}-u_{i2}$  为方波, 在输出端设计有源积分电路将  $u_o$  转变为三角波  $u_o'$ , 画出有源积分电路的电路示意图, 并给出  $u_o$  和  $u_o'$  的关系式。

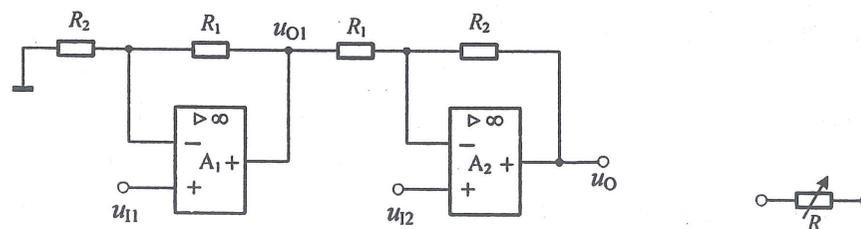


图 3(a)

图 3(b)

四、(共 25 分) 如图 4(a) 所示电路, 其中 FA 为一位全加器: A、B 分别为被加数和加数, CI 为低位向本位的进位, S 为本位的和, CO 为本位向高位的进位; 该全加器输入分别为  $A=U$ 、 $B=V$ 、CI 连接到高电平“1”。

1. 写出图 4(a) 所示电路的输出逻辑函数  $F_1(U, V, W)$ 、 $F_2(U, V, W)$  的最小项之和表达式。
2. 试用一片 3 线—8 线译码器 74138 和少量与非门实现图 4(a) 所示电路的逻辑功能。写出设计过程, 画出电路图。(译码器 74138 逻辑符号及功能如图 4(b) 所示, 要求 U、V、W 分别作为译码器 74138 输入端  $A_2$ 、 $A_1$ 、 $A_0$  的变量)
3. 试用一片双 4 选 1 数据选择器 74153 和少量非门实现图 4(a) 所示电路的逻

辑功能。写出设计过程，画出电路图。(双4选1数据选择器逻辑符号及功能表如图4(c)所示，要求U、V分别作为双4选1数据选择器的高、低位地址变量)

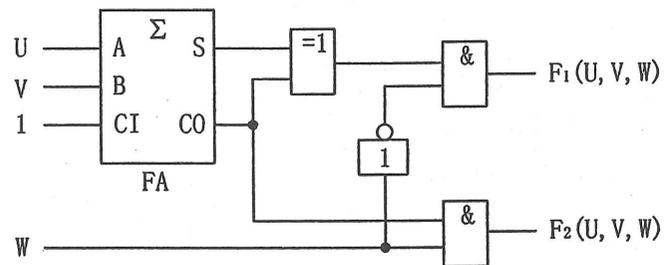


图4(a)

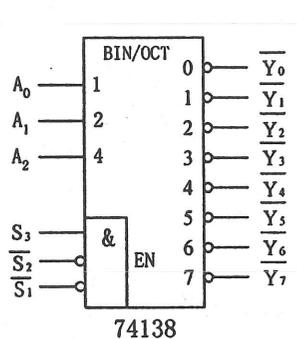


图4(b)

74138的功能为：  
当使能信号有效时，  
 $Y_i = \bar{m}_i$ ，  
 $m_i$ 为由地址变量  
 $A_2, A_1, A_0$ 构成  
的最小项。

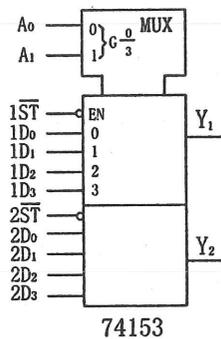


图4(c)

4选1数据选择器功能表  
(单路)

| 输入    |       |                 | 输出    |
|-------|-------|-----------------|-------|
| $A_1$ | $A_0$ | $\overline{ST}$ | $Y$   |
| x     | x     | 1               | 0     |
| 0     | 0     | 0               | $D_0$ |
| 0     | 1     | 0               | $D_1$ |
| 1     | 0     | 0               | $D_2$ |
| 1     | 1     | 0               | $D_3$ |

五、(共25分)分析如图5(a)所示电路。

1. 写出图5(a)电路中各触发器的驱动方程。
2. 写出图5(a)电路中各触发器的状态方程。
3. 画出图5(a)电路的完整状态转换图(要求画成 $Q_0Q_1Q_2 \rightarrow$ )。
4. 试用一片移位寄存器74194和少量门电路实现符合上述完整状态转换的电路。写出设计过程，画出设计电路图。(移位寄存器74194逻辑符号及功能如图5(b)所示，要求移位寄存器74194处于右移工作状态)

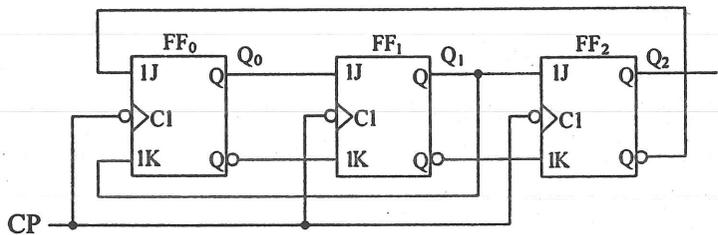


图5(a)

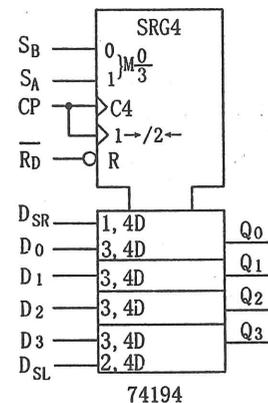


图5(b)

74194 功能表

| CP         | $\overline{RD}$ | $S_A$ | $S_B$ | 功能   |
|------------|-----------------|-------|-------|------|
| x          | 0               | x     | x     | 异步清零 |
| $\uparrow$ | 1               | 0     | 0     | 保持   |
| $\uparrow$ | 1               | 0     | 1     | 右移   |
| $\uparrow$ | 1               | 1     | 0     | 左移   |
| $\uparrow$ | 1               | 1     | 1     | 并行置数 |

六、(共25分)图6(a)是用一片中规模集成四位二进制计数器74161和少量门构成的计数器电路。(74161功能表如图6(b)所示)

1. 分析图6(a)所示计数电路，画出该电路的有效状态转换图(要求画成 $Q_3Q_2Q_1Q_0 \rightarrow$ 的格式)，并说明该电路是模几计数器?
2. 在不允许使用其它器件的条件下，仅用一片中规模集成四位二进制计数器74161，设计一个模10计数器，且要求在时钟CP作用下该模10计数器74161的 $Q_3$ 端输出波形为方波。写出设计过程，画出设计电路图；并画出你所设计电路的有效状态转换图(要求画成 $Q_3Q_2Q_1Q_0 \rightarrow$ 的格式)。

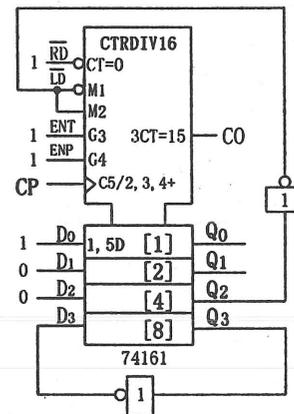


图6(a)

四位二进制计数器74161功能表

| CP         | $\overline{RD}$ | $\overline{LD}$ | ENP | ENT | 功能          |
|------------|-----------------|-----------------|-----|-----|-------------|
| x          | 0               | x               | x   | x   | 异步清零        |
| $\uparrow$ | 1               | 0               | x   | x   | 同步置数        |
| x          | 1               | 1               | 0   | 1   | 保持(包括CO的状态) |
| x          | 1               | 1               | x   | 0   | 保持(CO=0)    |
| $\uparrow$ | 1               | 1               | 1   | 1   | 加计数         |

图6(b)