

2016 年硕士学位研究生入学考试试题

科目代码: 818 科目名称: 信号系统与数字电路 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本

试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

注: 试题中 $u(t)$ 为单位阶跃信号, $u[n]$ 为单位阶跃序列

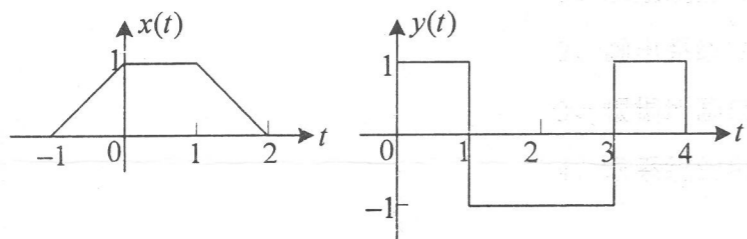
一、解答下列各题 (20 分):

1、已知连续信号 $x(t)$ 与 $y(t)$ 的波形如图所示, 分别画出下列信号的波形。

(a) $s_1(t) = x(0.5t - 1)$;

(b) $s_2(t) = y(2t + 1)$;

(c) $s_3(t) = s_1(t) \cdot s_2(t)$ 。



2、给定一个连续时间信号定义如下:

$$x(t) = \begin{cases} |t| & -2 \leq t \leq 2 \\ 0 & \text{其他} \end{cases}$$

如果以采样间隔分别为 $T_1=0.5s$, $T_2=1.0s$ 对 $x(t)$ 均匀采样, 确定得到的离散时间

序列 $x_1[n]$, $x_2[n]$, 并画出离散时间序列 $x_1[n]$, $x_2[n]$ 的波形。

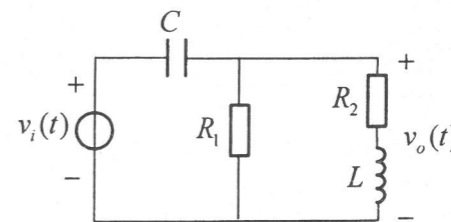
3、已知信号 $f_1(t) = t[u(t) - u(t-1)]$ 与 $f_2(t) = u(t) - u(t-2)$ 。

(a) 画出 $f_1(t)$ 与 $f_2(t)$ 的时域波形;

(b) 求 $f(t) = f_1(t) * f_2(t)$ 的表达式, 并绘出 $f(t)$ 的波形。

二、电路如下图所示, 已知: $R_1 = \frac{1}{5}\Omega$, $L = \frac{1}{2}H$, $R_2 = 1\Omega$, $C = 1F$, 系统起始无储

能, 系统激励信号为理想电压源 $v_i(t) = 10u(t)$, 系统的输出响应为 $v_o(t)$ 。



- 1、画出该电路的 s 域模型图 (包括等效电源);
- 2、求出该系统的系统函数, 并求出系统的冲激响应;
- 3、画出该系统的幅频特性;
- 4、求输出响应 $v_o(t)$ 。 (20 分)

三、因果 LTI 离散系统的差分方程可表示为

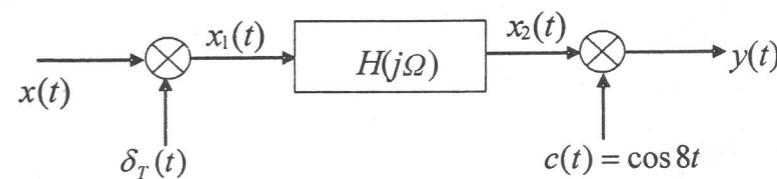
$$y[n] - 0.3y[n-1] - 0.1y[n-2] = x[n-1]$$

- 1、求系统函数 $H(z) = Y(z)/X(z)$, 并在 z 平面上标出其零点和极点及其收敛域;
- 2、画出系统的直接型的信号流图或方框图;
- 3、根据所画信号流图或方框图, 列出系统的状态方程及输出方程;
- 4、求系统的单位阶跃响应 $g[n]$ 。 (20 分)

四、如下图所示系统中, 已知 $x(t) = \cos t$, $\delta_T(t) = \sum_{n=-\infty}^{+\infty} \delta(t - nT_s)$, $T_s = \frac{\pi}{2}$,

$$H(j\Omega) = u(\Omega + 4) - u(\Omega - 4)$$

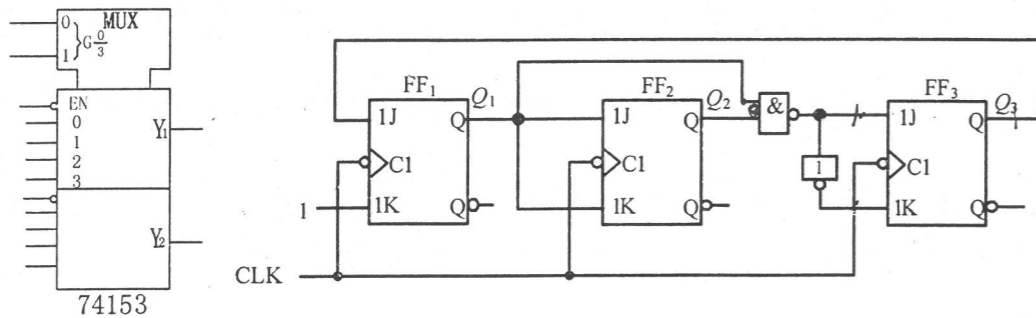
- 1、求信号 $x_1(t)$ 的频谱 $X_1(j\Omega)$, 并画出频谱图;
- 2、求信号 $x_2(t)$ 的频谱 $X_2(j\Omega)$, 并画出频谱图;
- 3、画出 $y(t)$ 的频谱 $Y(j\Omega)$ 。 (15 分)



五、填空题 (每题 2.5 分, 共 15 分)

- 1、逻辑函数 $F(A,B,C,D) = \sum m(0,1,2,5,8,9,10,12,14)$, 则其最简与非-与非表达式为 (①)。
- 2、逻辑函数 $F(A,B,C,D) = \sum m(1,3,4,7,10,14)$, 则其对偶式 $F'(A,B,C) = \sum m$ (②)。
- 3、当电源电压同为 5V 时, 与 TTL 门电路相比, CMOS 门电压输出幅度 (③)。
- 4、如用 D 触发器设计二分频电路, 则 D 触发器的驱动方程 $D =$ (④)。
- 5、序列信号发生器有分为计数型和移存型两类, 状态利用率高的为 (⑤)。
- 6、按存取方式分类, 半导体存储器可分为 RAM 和 ROM, 常用的 U 盘属 (⑥)。

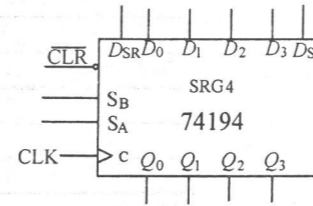
六、请用如下左图所示双四选一数据选择器 74153 和少量门设计一个可控全加/全减器。设控制信号为 K, 电路的三个输入信号分别为 A (加数/被减数)、B (加数/减数)、C (低位进位/借位)。电路的输出信号为 Y (本位和/差)、Z (向高位进位/借位)。当 K=0 时, 电路完成全加器功能; 当 K=1 时, 电路完成全减器功能。要求写出设计过程, 列出数据选择器的数据输入端信号的表达式。规定输入信号 A、B 分别和数据选择器地址码的高、低位相连。 (15 分)



七、分析右上图所示的电路, 要求:

- 1、写出电路的驱动方程;
- 2、写出电路的状态方程;
- 3、列出状态表;
- 4、画出完整的状态转换图(状态图格式为 $Q_3Q_2Q_1 \rightarrow$)。

八、请用 74194 和少量门设计一个能自启动的移存型 000100110101111 序列信号发生器。请写出设计过程, 画出电路图和状态图(状态图格式为 $Q_0Q_1Q_2Q_3 \rightarrow$)。设计要求: 74194 处于右移状态, 序列码由 Q_3 端输出。 (15 分)



74194 功能表

CLK	$\overline{\text{CLR}}$	S_A	S_B	功能
x	0	x	x	异步清零
↑	1	0	0	保持
↑	1	0	1	右移
↑	1	1	0	左移
↑	1	1	1	并行置数

九、下图 (a) 所示电路为由手控触发的单稳态电路, 图 (b) 为 555 定时器的内部结构图: (共 15 分)

- 1、请定性画出当按钮 A 按下并迅速松开全过程所对应的 V_i 、 V_c 及 V_o 各点的波形图;
- 2、如 $R_1 = R_2 = 1K\Omega$, $C_1 = 100\mu F$, 为保证单稳态电路输出不出现振荡, 请计算按钮开关 A 闭合的最长时间。

