

科目代码: 818 科目名称: 信号、系统与数字电路

满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

注: 试题中  $\delta(t)$  为单位冲激信号,  $u(t)$  为单位阶跃信号,  $\delta[n]$  为单位样值信号,  $u[n]$  为单位阶跃序列

## 一、解答下列各题

(20 分)

1. 一个实系数连续时间系统是二阶全通系统, 系统函数为  $H(s)$ , 且  $H(1)=1$ , 已知其中一个极点为:  $p_1 = -2 + j$ , 求该系统的系统:

$$[A] = \begin{bmatrix} 3 & -1 \\ 5 & -\frac{1}{2} \end{bmatrix}, [B] = \begin{bmatrix} 1 & 0.5 \\ 1 & -2 \end{bmatrix}, [C] = [1 \ 0.5], [D] = [0.5 \ 1]$$

判断该系统的稳定性, 说明理由?

2. 因果信号  $x(t)$  的单边拉普拉斯变换  $X(s) = \frac{1}{s^2 - s + 1}$ , 求信号

$y(t) = \frac{d}{dt} x(\frac{1}{2}t - 3)$  的单边拉普拉斯变换  $Y(s)$ 。

## 二、计算下列各题

(25 分)

1. 某线性系统结构框图如图 2.1 所示: 已知  $H_1(s) = \frac{s}{s+1}$ ,  $H_2(s) = \frac{2}{s+3}$

(1) 求系统的系统函数  $H(s) = \frac{Y(s)}{X(s)}$ , 并判断使系统稳定的  $K$  值范围;

(2) 当  $K = -1$  时, 画出系统的零极点图, 并求系统的单位冲激响应  $h(t)$ 。

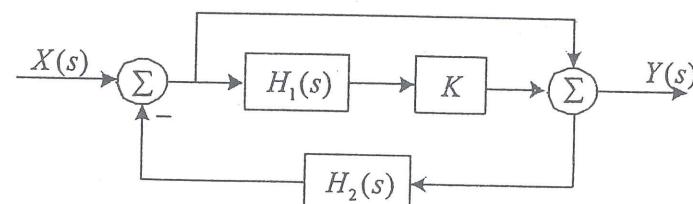


图 2.1

2. 一个稳定线性时不变离散系统, 当激励为  $x_1[n] = (\frac{1}{4})^n u[n]$  时, 系统的零状态响

应为  $y_1[n] = [(\frac{1}{2})^n + (\frac{1}{4})^n]u[n]$ ; 当激励为  $x_2[n] = a^n, -\infty < n < \infty$ , 系统的零状态响应为  $y_2[n] = 3a^n$ 。

- (1) 求系统函数  $H(z)$ , 注明其收敛域;
- (2) 求常数  $a$ ;
- (3) 若  $x[n] = 1, -\infty < n < \infty$ , 求  $y[n]$ 。

三、如图 3.1 所示系统中, 已知  $x(t) = [\frac{Sa(t)}{\pi}]^2$ ,  $\delta_T(t) = \sum_{n=-\infty}^{+\infty} \delta(t - nT_s)$ ,  $T_s = \frac{\pi}{4}$ ,

$H(j\Omega) = \pi[u(\Omega + 4) - u(\Omega - 4)]$ 。 (15 分)

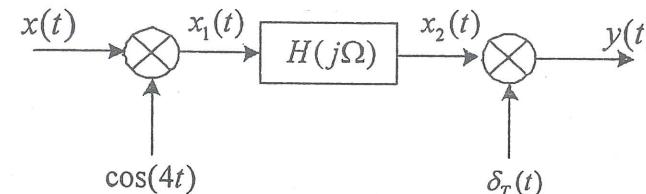


图 3.1

- (1) 求信号  $x(t)$  的频谱  $X(j\Omega)$ , 并画出  $X(j\Omega)$  频谱图;
- (2) 画出  $X_1(j\Omega)$  和  $X_2(j\Omega)$  的频谱图;
- (3) 画出  $Y(j\Omega)$  的频谱图。

四、如图 4.1 所示反馈电路中,  $kv_1(t)$  是受控电压源。 (15 分)

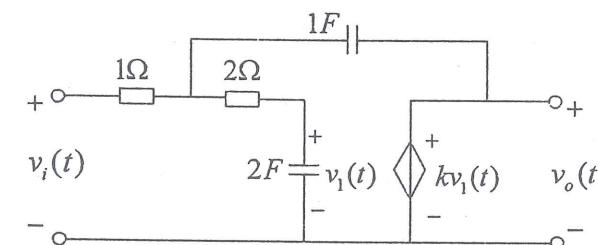


图 4.1

- (1) 求系统函数  $H(s) = V_o(s)/V_i(s)$ ;
- (2) 当  $k = 2$  时, 求系统的幅频特性  $H(j\Omega)$ , 粗略画出系统的幅频特性曲线;
- (3) 当  $k = 1$  时, 画出系统直接型信号流图。

\*下列题中最小项之和式和最大项之积式分别写为  $\sum m$  和  $\prod M$  形式

五、完成下列各题

(共 18 分, 每小题 6 分)

1. 写出逻辑函数  $F(A,B,C,D)=\overline{BC+AD}+\overline{BCD}+\overline{BD+AC}$  的最小项之和表达式和最简或与表达式;

2. 写出图 5.1 所示由 TTL 门所构成电路的逻辑函数最小项之和表达式和最简与或表达式;

3. 写出图 5.2 所示电路的  $Y_1$ 、 $Y_2$  逻辑函数最小项之和表达式, 指出电路完成什么功能; 用图 5.3 所示二进制译码器 74138 和尽量少的门设计一个状态图如图 8.1 所示的模 12 计数器。请写出设计过程, 画出电路图。(74138 为具有同步清零和同步置数的二进制加法计数器,  $Q_3$  为高位, 逻辑符号如图 8.2 所示) (12 分)

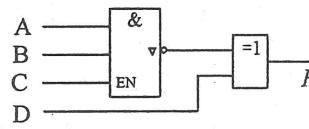


图 5.1

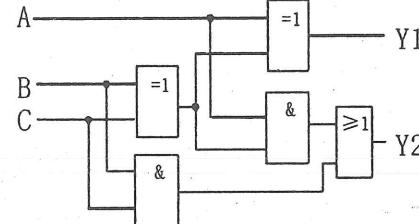


图 5.2

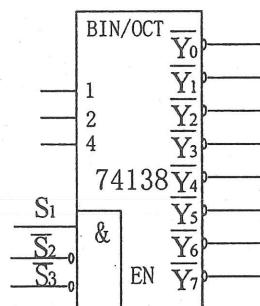


图 5.3

- 六、一个带输入控制端的 4 线—2 线格雷码优先编码器的框图和编码表如下图 6.1 和 6.2 所示, 图中, 编码器输入  $X_3, X_2, X_1, X_0$  为高电平有效, 高位优先。输入使能控制信号  $\overline{EI}$  低电平有效, 当  $\overline{EI}=1$  时, 编码器禁止工作, 编码器输出  $A_1A_0=00$ 。当编码器正常工作时, 如无编码信号输入, 选通输出信号  $\overline{EO}=0$ , 编码器输出  $A_1A_0=00$ 。请用与非门完成编码器电路设计, 要求写出设计过程, 写出输出最简逻辑表达式, 画出电路图。

(15 分)



图 6.1

输入信号	输出信号	$A_1$	$A_0$
$X_0$		0	0
$X_1$		0	1
$X_2$		1	1
$X_3$		1	0

图 6.2

- 七、分析图 7.1 所示的时序电路, 要求:

(15 分)

- 写出各触发器的驱动方程;
- 写出各触发器的状态方程;
- 列出状态表;
- 画出完整的状态转换图(要求画成  $Q_2Q_1Q_0 \rightarrow$  形式)。

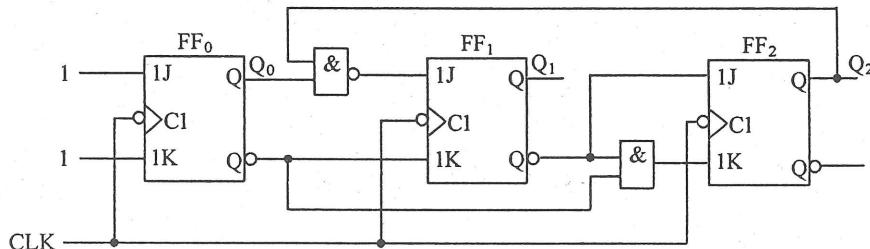


图 7.1

- 八、用一片集成四位二进制计数器 74163 和尽量少的门设计一个状态图如图 8.1 所示的模 12 计数器。请写出设计过程, 画出电路图。(74163 为具有同步清零和同步置数的二进制加法计数器,  $Q_3$  为高位, 逻辑符号如图 8.2 所示) (12 分)

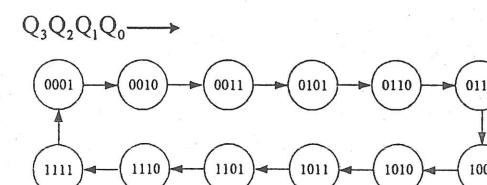


图 8.1

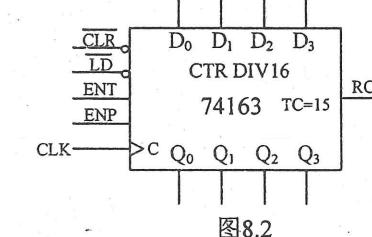


图 8.2

- 九、图 9.1 是由移位寄存器 74194 ( $S_A, S_B$  等于 01 和 11 时, 寄存器分别处于右移和置数状态) 和门电路构成的分频电路。设电路初始状态为  $Q_0Q_1Q_2Q_3=0000$ , 请分析电路, 回答下列问题: (15 分)

- 请画出该电路的完整状态转换图; (状态图格式为  $Q_0Q_1Q_2Q_3 \rightarrow$ )
- 请根据图 9.2 所示的时钟波形, 画出输出 Z 波形图; (虚线处为初态)
- 请判断该电路是几分频电路。

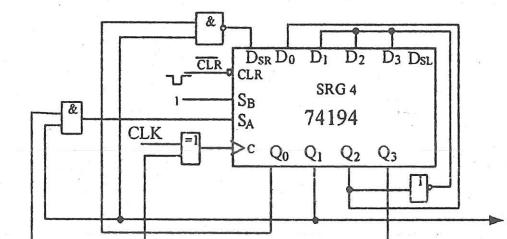


图 9.1

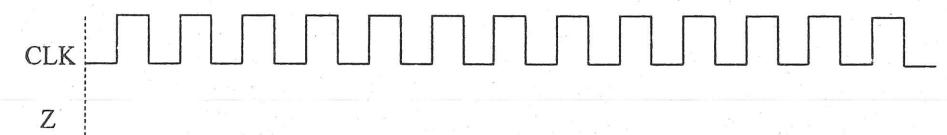


图 9.2